

BEST AVAILABLE COPY

AF

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-068409

(43)Date of publication of application : 09.03.1999

(51)Int.Cl.

H01P 1/205

H03H 7/30

H03J 3/08

(21)Application number : 09-221570

(71)Applicant : KOKUSAI ELECTRIC CO LTD

(22)Date of filing : 18.08.1997

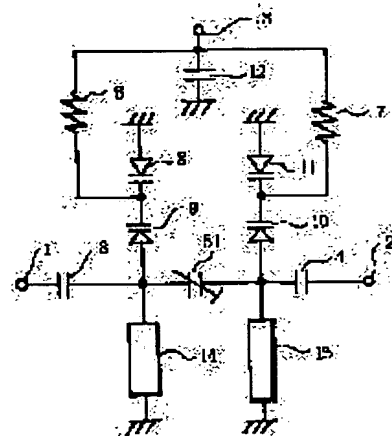
(72)Inventor : KIMURA TOSHIHARU  
TAKAHASHI HIROTOSHI  
SASAKI KANEMI

## (54) DELAY CIRCUIT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a miniaturized, cost-effective delay circuit to be applied for a comparatively narrow frequency band.

**SOLUTION:** Two parallel resonance circuits are constituted of dielectric resonators 14, 15 and voltage variable capacitors 8 to 11, and the two parallel resonance circuits are mutually connected through a variable capacity capacitor 51. When reverse bias voltage is impressed from a terminal 13 to the diodes 8 to 11, the center frequency of a band pass filter(BPF) constituted of the two parallel resonance circuits can be changed by controlling a voltage change. When the capacity of the capacitor 51 is changed, the delay time of a high frequency signal can be changed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-68409

(43) 公開日 平成11年(1999) 3月9日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 1 P 1/205

H 0 1 P 1/205

G

H 0 3 H 7/30

H 0 3 H 7/30

C

H 0 3 J 3/08

H 0 3 J 3/08

B

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21) 出願番号

特願平9-221570

(22) 出願日

平成9年(1997) 8月18日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 木村 俊治

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

(72) 発明者 高橋 宏寿

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

(72) 発明者 佐々木 金見

東京都中野区東中野三丁目14番20号 国際  
電気株式会社内

(74) 代理人 弁理士 秋本 正実

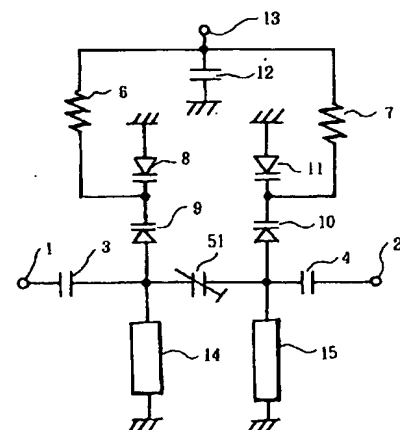
(54) 【発明の名称】 遅延回路

(57) 【要約】

【課題】 遅延回路の適用周波数帯域が比較的狭帯域に限定される場合の、小型化、経済性に寄与する遅延回路の提供にある。

【解決手段】 誘電体共振子14、15と電圧可変容量ダイオード8～11によって2つの並列共振回路を構成し、この2つの並列共振回路を可変容量コンデンサ51で結合する。電圧可変容量ダイオード8～11に端子13より逆バイアス電圧を印加し、その電圧変化制御により2つの並列共振回路により構成されるBPFの中心周波数を可変できる。また可変容量コンデンサ51の容量を変えることにより高周波信号の遅延時間を可変することができる。

【図1】



## 【特許請求の範囲】

【請求項 1】 高周波信号の通過時間を遅延させる遅延回路において、高誘電率を有する誘電体共振子と逆バイアス電圧が印加される電圧可変容量ダイオードとを高周波的に等価に並列接続した回路からなる並列共振回路を 2 個具備し、該並列共振回路間を互に結合させ通過高周波信号の通過時間を制御する可変容量コンデンサと、該可変容量コンデンサによって結合された 2 つの並列共振回路により形成される帯域フィルタ特性の中心周波数を前記電圧可変容量ダイオードに印加する逆バイアス電圧を制御することにより可変とする逆バイアス電圧印加回路とを設けたことを特徴とする遅延回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、VHF～UHFの無線周波数帯における無線通信装置の高周波信号を処理する回路において、該高周波信号を意図的に時間遅延させる遅延回路に関するものである。

## 【0002】

【従来の技術】従来、無線通信装置では、装置性能の実現を図るため、一部の高周波信号を時間遅延させる回路を設置する場合があります、この目的で信号の伝搬経路内に遅延素子を挿入し、所望の遅延時間を得ることが広く実施されている。

【0003】前記遅延素子としては、同軸ケーブル等の伝送線路が多く用いられており、同軸ケーブルの中でも、特に外導体として無継目金属チューブを用いた、いわゆるセミリジッド同軸ケーブルが編組同軸ケーブルに比して、構造上の精度の均一性が優れており、結果的に安定した電気的特性が得られるため好んで採用されている。

## 【0004】

【発明が解決しようとする課題】前記のセミリジッド同軸ケーブルの遅延時間特性は、単位長さ（1 m）当たり約 5 ナノ秒であり、所望遅延時間が数ナノ秒以下の場合、該ケーブルを物理的に加工（例えばコイル状に加工）して比較的容易に装置内に収容可能である（ただし、ケーブルの外形寸法に応じて許容曲げ半径は制限される）。

【0005】しかしながら、所望遅延時間が数 100 ナノ秒に至った場合を想定したとき、例えば 200 ナノ秒の場合のケーブル長は約 40 m となり、上記の方法では通常の無線通信装置に許容される装置寸法を前提とした場合、ケーブルの設置（収納）は困難である。

【0006】さらに、セミリジッド同軸ケーブルは、製造上、その定尺が 2 m 程度のものが一般的であり、ケーブル長を延長する場合には中継コネクタ等を介する必要がある、経済性が悪化する。なお数 10 m 程度のケーブル長のもも製造可能であるが、一般製造工程とは異なるため、同様に経済性が悪化する。

【0007】本発明の目的は、特に移動体通信を目的とし、この無線通信装置は、遅延回路の適用周波数帯域が比較的狭帯域に限定されることに着目し、前記従来の欠点を解決し、小型化、経済性に寄与する遅延回路を提供することにある。

## 【0008】

【課題を解決するための手段】上記の目的は、高誘電率を有する誘電体共振子と逆バイアス電圧が印加される電圧可変容量ダイオードとを高周波的に等価に並列接続された回路からなる並列共振回路を 2 個具備し、該並列共振回路間を互に結合させ通過高周波信号の通過時間を制御する可変容量コンデンサと、該可変容量コンデンサによって結合された 2 つの並列共振回路により形成される帯域フィルタ（BPF）特性の中心周波数を前記電圧可変容量ダイオードに印加する逆バイアス電圧を制御することにより可変とする逆バイアス電圧印加回路を設けたことによって達成される。

【0009】上記の手段によれば、前記電圧可変容量ダイオードに対し印加する逆バイアス電圧を制御することにより BPF の中心周波数を可変することができ、かつ、前記可変容量コンデンサの容量を可変することにより通過高周波信号の遅延時間を可変とすることができる。

## 【0010】

【発明の実施の形態】以下、本発明の実施の形態を図面により説明する。

【0011】図 1 は、本発明の一実施形態の回路構成図である。図において、1、2 は入力端子及び出力端子であり、各々、入力伝送路及び出力伝送路に接続される。さらにコンデンサ 3、4 は入力又は出力伝送路の特性インピーダンスと並列共振回路との整合を主目的として設置される。

【0012】ある特定の周波数帯のみ分離・選択を望む場合、帯域フィルタ（BPF）が広く用いられている。この BPF を実現させる構成法として、図 3 に示すように、2 つの並列共振回路 16、17 を組み合わせて構成することが利用される。並列共振回路 16、17 は、インダクタンス L 及びコンデンサ C から成り、これが結合コンデンサ 5 によって電気的に結合されたものである。

【0013】図 3 の構成では、BPF の中心周波数は概ね並列共振回路 16、17 の構成要素である L、C の容量によって決定される。さらに BPF としての選択特性は結合用コンデンサ 5 の値を適宜変更することにより変化可能であり、同時に遅延特性、換言すれば BPF を通過する信号の遅延時間を変化させることが可能となる。

【0014】本発明は、これらの性質を応用展開したものである。図 1 において、並列共振回路は誘電体共振子 14、15 と電圧可変容量ダイオード 8、9、10、11 によって構成される。誘電体共振子 14、15 は高誘電率を有し、共振周波数は選択すべき周波数よりも若干

高域に設定されている。電圧可変容量ダイオード8～11は印加される逆バイアス電圧の変化に対応して容量値が変化する特性を有する。

【0015】誘電体共振子14と電圧可変容量ダイオード8、9で1つの並列共振回路を構成し、誘電体共振子15と電圧可変容量ダイオード10、11で他の1つの並列共振回路を構成する。電圧可変容量ダイオード8、9に対する逆バイアス電圧の印加は、バイアス電圧印加端子13から高周波信号阻止を目的とした抵抗6を介して印加される。また他の電圧可変容量ダイオード10、11に対する逆バイアス電圧はバイアス電圧印加端子13から抵抗7を介して印加される。端子13と接地間に接続されたコンデンサ12は、端子13へ接続されるバイアス電圧供給回路の減結合（デカップリング）を目的としている。

【0016】また2つの並列共振回路を結合する結合コンデンサ51は、容量値を可変する構造の可変容量コンデンサが用いられる。

【0017】結合コンデンサ51によって結合する2つの並列共振回路により構成されるBPFの中心周波数は、端子13から電圧可変容量ダイオード8、9及び電圧可変容量ダイオード10、11に印加する逆バイアス電圧の制御によって可変することができる。また遅延特性は、可変容量コンデンサ51の容量を変えることにより通過高周波信号の遅延時間を可変することができる。

【0018】これにより遅延回路の適用周波数帯域が比較的狭帯域に限定される場合、電圧可変容量ダイオード8～11に印加する逆バイアス電圧の制御によってBPFの中心周波数を可変することができ、容易に適用周波数における所要遅延時間特性を得ることができる。

【0019】図2は、図1の構成を高周波的な等価回路として変形した図である。図において、161、171は並列共振回路を示し、回路中のL'は図1の誘電体共振子14、15の等価的なインダクタンスを表わし、またC'は図1の電圧可変容量ダイオード8、9の並列合成容量または電圧可変容量ダイオード10、11の並列合成容量を表わしている。

【0020】並列合成容量C'は、可変容量ダイオード8～10の逆バイアス電圧に依存する。換言すれば、並

列共振回路161、171の共振周波数は制御端子13へ印加される制御電圧により可変になり、すなわち、BPFとしての特性上からは、選択すべき帯域の中心周波数を可変とすることができる。

【0021】また、遅延特性は、可変容量コンデンサ51の容量を変えることにより通過高周波信号の遅延時間を可変することができる。

【0022】図4、図5は、本発明を適用した遅延回路の実測特性図を示す。逆バイアス電圧の制御によりBPFの中心周波数276MHz（図4）、及び288MHz（図5）としたときの遅延時間の特性を示している。なお、この例では所要遅延時間として、概ね200ナノ秒となるよう並列共振回路の結合コンデンサ51の容量値を選択している。

【0023】図6は、図4及び図5に示した実測特性を実現した遅延回路の概略外形寸法を示す。この25mm×35mm×12mmの大きさは、従来技術に使用されたセミリジッドケーブルを用いた場合に比較して著しく小型化された構造になっている。

【0024】

【発明の効果】以上のように本発明によれば、VHF～UHF帯における無線通信装置の遅延回路として、数100ナノ秒という比較的大きな遅延時間を容易に実現することができる。またBPFを用いることによって、比較的、小型化、経済的に構成できる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施形態の回路構成図。

【図2】図1の等価回路構成図。

【図3】本発明を説明するための一般的BPFの構成図。

【図4】本発明の一実施形態の特性図。

【図5】本発明の一実施形態の特性図。

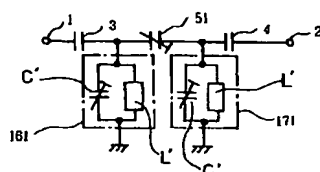
【図6】本発明の一実施形態の概略外形寸法図。

【符号の説明】

1…入力端子、2…出力端子、3、4…整合用コンデンサ、6、7…抵抗、8～10…電圧可変容量ダイオード、12…減結合コンデンサ、13…逆バイアス電圧印加端子、14、15…誘電体共振子、51…結合コンデンサ、161、171…並列共振回路。

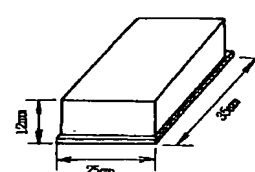
【図2】

【図2】

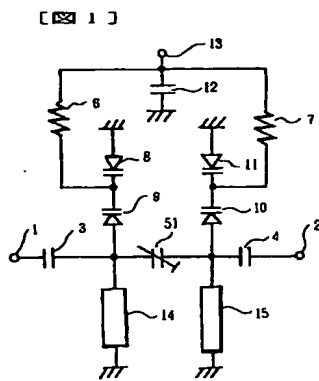


【図6】

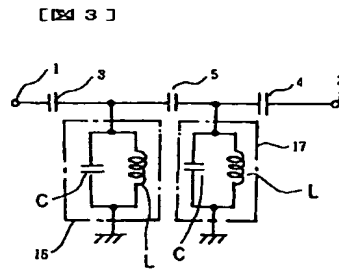
【図6】



【図1】

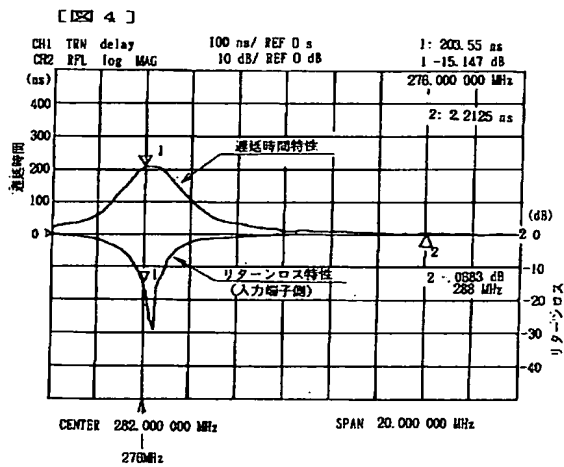


【図3】

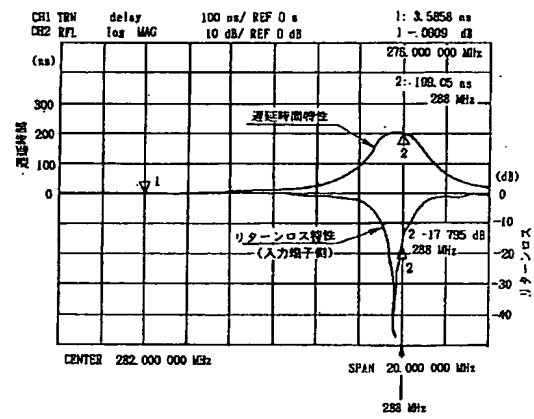


【図5】

【図4】



【図5】



## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] Two parallel resonant circuits which consist of a circuit which carried out parallel connection of the dielectric resonator which has a high dielectric constant, and the electrical-potential-difference variable capacitance diode with which a reverse bias electrical potential difference is impressed to equivalence in RF in the delay circuit which delays the pass time of a RF signal are provided. The variable-capacity capacitor which is made to combine between these parallel resonant circuits with \*\*, and controls the pass time of a passage high frequency signal, The delay circuit characterized by preparing the reverse bias electrical-potential-difference impression circuit made adjustable by controlling the reverse bias electrical potential difference which impresses the center frequency of the band-pass-filter property formed of two parallel resonant circuits combined by this variable-capacity capacitor to said electrical-potential-difference variable capacitance diode.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the delay circuit which carries out time delay of this RF signal intentionally in the circuit which processes the RF signal of the radio communication equipment in the radio frequency band of VHF-UHF.

[0002]

[Description of the Prior Art] Conventionally, in the radio communication equipment, in order to aim at implementation of the equipment engine performance, the circuit which carries out time delay of some RF signals may be installed, a delay element is inserted into the propagation path of a signal for this object, and acquiring a desired time delay is carried out widely.

[0003] As said delay element, many transmission lines, such as a coaxial cable, are used and the so-called semi rigid coaxial cable which used the non-joint metal tube as a conductor especially outside also in the coaxial cable is excellent in the homogeneity of the precision on structure as compared with the braid coaxial cable, and since the electrical characteristics stabilized as a result are acquired, it is adopted by preference.

[0004]

[Problem(s) to be Solved by the Invention] the time delay property of the aforementioned semi rigid coaxial cable -- a unit length -- per (1m) -- it is about 5 nanoseconds, and when a request time delay is several or less nanoseconds, this cable can be processed physically (it is processed into a coiled form), and it can hold in equipment comparatively easily (however, an allowable bending radius is restricted according to the dimension of a cable).

[0005] However, when it is premised on the equipment dimension which the cable length in 200 nanoseconds is set to about 40m, and is permitted by the usual radio communication equipment by the above-mentioned approach when the case where a request time delay continues till several 100 nanoseconds is assumed for example, installation (receipt) of a cable is difficult.

[0006] Furthermore, when extending cable length, it will be necessary to mind a feed-thru connector etc., and a semi rigid coaxial cable has that common a manufacture top and its standard size of whose are about 2m, and profitability gets worse. In addition, although the thing of about several 10m KEBU length can also be manufactured, since it differs from a general production process, profitability gets worse similarly.

[0007] For the purpose of mobile communications, paying attention to the application frequency band of a delay circuit being comparatively limited to a narrow-band, this radio communication equipment solves said conventional fault, and especially the object of this invention has it in offering the delay circuit which contributes to a miniaturization and profitability.

[0008]

[Means for Solving the Problem] The above-mentioned object possesses two parallel resonant circuits which consist the dielectric resonator which has a high dielectric constant, and the electrical-potential-difference variable capacitance diode with which a reverse bias electrical potential difference is impressed of a circuit by which parallel connection was carried out to equivalence in RF. The variable-capacity capacitor which is made to combine between these parallel resonant circuits with \*\*, and controls the pass time of a passage high

frequency signal, By two parallel resonant circuits combined by this variable-capacity capacitor It is attained by having prepared the reverse bias electrical-potential-difference impression circuit made adjustable by controlling the reverse bias electrical potential difference which impresses the center frequency of the band-pass-filter (BPF) property formed to said electrical-potential-difference variable capacitance diode.

[0009] According to the above-mentioned means, the time delay of a passage RF signal can be made adjustable by being able to carry out adjustable [ of the center frequency of BPF ], and carrying out adjustable [ of the capacity of said variable-capacity capacitor ] by controlling the reverse bias electrical potential difference impressed to said electrical-potential-difference variable capacitance diode.

[0010]

[Embodiment of the Invention] Hereafter, a drawing explains the gestalt of operation of this invention.

[0011] Drawing 1 is circuitry drawing of 1 operation gestalt of this invention. In drawing, 1 and 2 are an input terminal and an output terminal, and are respectively connected to an input transmission line and an output transmission line. Furthermore, capacitors 3 and 4 are installed considering adjustment with the characteristic impedance of an input or an output transmission line, and a parallel resonant circuit as a key objective.

[0012] When only a certain specific frequency band desires separation and selection, the band-pass filter (BPF) is used widely. As construction which realizes this BPF, as shown in drawing 3, constituting combining two parallel resonant circuits 16 and 17 is used. Parallel resonant circuits 16 and 17 consist of an inductance L and Capacitor C, and this is electrically combined by the coupling capacitor 5.

[0013] The center frequency of BPF is determined by the capacity of L and C which are the component of parallel resonant circuits 16 and 17 in general with the configuration of drawing 3. Furthermore, the selection property as BPF can change by changing the value of the capacitor 5 for association suitably, and it becomes possible simultaneously to change delay characteristics and the time delay of the signal which will pass BPF if it puts in another way of it.

[0014] This invention carries out application expansion of these properties. A parallel resonant circuit is constituted by the dielectric resonators 14 and 15 and the electrical-potential-difference variable capacitance diodes 8, 9, 10, and 11 in drawing 1. The dielectric resonators 14 and 15 have a high dielectric constant, and resonance frequency is set as the quantity region a little rather than the frequency which should be chosen. The electrical-potential-difference variable capacitance diodes 8-11 have the property that capacity value changes corresponding to change of the reverse bias electrical potential difference impressed.

[0015] One parallel resonant circuit is constituted from a dielectric resonator 14 and electrical-potential-difference variable capacitance diodes 8 and 9, and other one parallel resonant circuit consists of a dielectric resonator 15 and electrical-potential-difference variable capacitance diodes 10 and 11. The impression of a reverse bias electrical potential difference to the electrical-potential-difference variable capacitance diodes 8 and 9 is impressed through the resistance 6 aiming at RF signal inhibition from the bias voltage impression terminal 13. Moreover, the reverse bias electrical potential difference to other electrical-potential-difference variable capacitance diodes 10 and 11 is impressed through resistance 7 from the bias voltage impression terminal 13. The capacitor 12 connected with the terminal 13 between touch-down aims at decoupling (decoupling) of the bias voltage supply circuit connected to a terminal 13.

[0016] Moreover, the variable-capacity capacitor of the structure where the coupling capacitor 51 which combines two parallel resonant circuits carries out adjustable [ of the capacity value ] is used.

[0017] It can carry out adjustable [ of the center frequency of BPF constituted by two parallel resonant circuits combined with a coupling capacitor 51 ] by control of the reverse bias electrical potential difference impressed to the electrical-potential-difference variable capacitance diodes 8 and 9 and the electrical-potential-difference variable capacitance diodes 10 and 11 from a terminal 13. Moreover, delay characteristics can carry out adjustable [ of the time delay of a passage RF signal ] by changing the capacity of the variable-capacity



capacitor 51.

[0018] When the application frequency band of a delay circuit is comparatively limited to a narrow-band by this, adjustable [ of the center frequency of BPF ] can be carried out by control of the reverse bias electrical potential difference impressed to the electrical-potential-difference variable capacitance diodes 8-11, and the necessary time delay property in an application frequency can be acquired easily.

[0019] Drawing 2 is drawing which transformed the configuration of drawing 1 as a RF-equal circuit. In drawing, 161 and 171 show a parallel resonant circuit, and L' in a circuit expresses the equivalent inductance of the dielectric resonators 14 and 15 of drawing 1, and C' expresses the juxtaposition composition capacity of the electrical-potential-difference variable capacitance diodes 8 and 9 of drawing 1, or the juxtaposition composition capacity of the electrical-potential-difference variable capacitance diodes 10 and 11.

[0020] Juxtaposition composition capacity C' is dependent on the reverse bias electrical potential difference of variable capacitance diodes 8-10. If it puts in another way, the resonance frequency of parallel resonant circuits 161 and 171 becomes adjustable with the control voltage impressed to the control terminal 13, namely, can make adjustable center frequency of the band which should be chosen from the property as BPF.

[0021] Moreover, delay characteristics can carry out adjustable [ of the time delay of a passage RF signal ] by \*\* which changes the capacity of the variable-capacity capacitor 51.

[0022] Drawing 4 and drawing 5 show location survey property drawing of the delay circuit which applied this invention. The property of the time delay when being referred to as the center frequency of 276MHz ( drawing 4 ) of BPF and 288MHz ( drawing 5 ) by control of a reverse bias electrical potential difference is shown. In addition, in this example, as a necessary time delay, as it has been 200 nanoseconds in general, the capacity value of the coupling capacitor 51 of a parallel resonant circuit is chosen.

[0023] Drawing 6 shows the outline dimension of the delay circuit which realized the location survey property shown in drawing 4 and drawing 5. This 25mmx35mmx12mm magnitude has structure remarkably miniaturized as compared with the case where the semi rigid cable used for the conventional technique is used.

[0024]

[Effect of the Invention] It is \*\*\*\*\* to realize easily the comparatively big time delay of several 100 nanoseconds as a delay circuit of the radio communication equipment in a VHF-UHF band as mentioned above according to this invention. Moreover, by using BPF, there are a miniaturization and effectiveness which can be constituted economically comparatively.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] Circuitry drawing of 1 operation gestalt of this invention.

[Drawing 2] The equal circuit block diagram of drawing 1 .

[Drawing 3] general [ for explaining this invention ] -- the block diagram of BPF.

[Drawing 4] Property drawing of 1 operation gestalt of this invention.

[Drawing 5] Property drawing of 1 operation gestalt of this invention.

[Drawing 6] The outline dimensional outline drawing of 1 operation gestalt of this invention.

[Description of Notations]

1 [ -- Resistance, 8-10 / -- Electrical-potential-difference variable capacitance diode, 12 / -- A decoupling capacitor, 13 / -- 14 A reverse bias electrical-potential-difference impression terminal, 15 / -- A dielectric resonator, 51 / -- 161 A coupling capacitor, 171 / -- Parallel resonant circuit. ] -- An input terminal, 2 -- 3 An output terminal, 4 -- 6 The capacitor for adjustment, 7

---

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**